



MICROELECTRÓNICA

**μe-UPM**

# **PROGRAMA DE FORMACIÓN PERMANENTE EN MICROELECTRÓNICA Y SEMICONDUCTORES**

Universidad Politécnica de Madrid

10/09/2024

## MICROCREDENCIALES:

### *Diseño Digital, Señal Mixta y Radiofrecuencia*

- [Diseño VLSI \\*](#)
- [Diseño Digital I](#)
- [Diseño Digital II](#)
- [Arquitecturas digitales para procesado de señal](#)
- [Diseño de procesadores con arquitectura abierta](#)
- [Diseño de sistemas en chip basados en HW abierto](#)
- [Componentes SW para sistemas embebidos](#)
- [Diseño de sistemas críticos y de aplicación a espacio](#)
- [Verificación de circuitos digitales](#)
- [Diseño de circuitos integrados analógicos y de radiofrecuencia \\*](#)
- [Medida de circuitos de radiofrecuencia](#)

### *Sistemas Fotónicos*

- [Tecnologías Fotónicas \\*](#)
- [Comunicaciones Ópticas Avanzadas](#)
- [Caracterización de dispositivos fotónicos](#)
- [Circuitos fotónicos integrados](#)
- [Fotónica de Microondas](#)

### *Tecnologías de Fabricación*

- [Dispositivos semiconductores \\*](#)
- [Uso básico de Sala Limpia y preparación de muestras para dispositivos semiconductores](#)
- [Técnicas de depósito aplicado a la fabricación de dispositivos semiconductores](#)
- [Técnicas de litografía en semiconductores \\*](#)
- [Tecnologías de System in Package](#)
- [Caracterización de materiales y dispositivos semiconductores](#)
- [Dispositivos MEMS electroacústicos](#)
- [Diseño, fabricación y caracterización de resonadores MEMS electroacústicos](#)
- [Laboratorio de circuitos integrados](#)
- [Tecnologías de Fabricación de Dispositivos Fotovoltaicos Avanzados \\*](#)

- **Microcredenciales:** cursos cortos que generan resultados de aprendizaje reconocidos, con garantía de calidad y certificación digital.
- Cursos de 3 ECTS (30 horas aprox.), excepto los marcados con \*, de 6 ECTS.
- Impartición presencial o semipresencial. Horario de tarde (17:00 a 19:00/20:00).
- Becas completas financiadas por la **Cátedra UPM-INDRA en Microelectrónica**.
- Las Microcredenciales se organizan en secuencias que permiten obtener **Títulos de Experto**.
- En proceso de aprobación.
- Fecha prevista de preinscripción: a partir de 27/9/2024
- Contacto y más información: [comunidad.microelectronica@upm.es](mailto:comunidad.microelectronica@upm.es)  
<https://blogs.upm.es/ue-upm/formacion/>

## **TÍTULO DE EXPERTO EN DISEÑO Y VERIFICACIÓN DE SISTEMAS INTEGRADOS DIGITALES (27 ECTS)**

- [Diseño VLSI \\*](#)
- [Diseño Digital I](#)
- [Diseño Digital II](#)
- [Diseño de procesadores con arquitectura abierta](#)
- [Verificación de circuitos digitales](#)
- [Diseño de sistemas en chip basados en HW abierto](#)
- [Componentes SW para sistemas embebidos](#)
- [Diseño de sistemas críticos y de aplicación a espacio](#)

## **TÍTULO DE EXPERTO EN CIRCUITOS INTEGRADOS DE SEÑAL MIXTA Y RADIOFRECUENCIA (24 ECTS)**

- [Diseño VLSI \\*](#)
- [Diseño Digital I](#)
- [Diseño Digital II](#)
- [Arquitecturas digitales para procesamiento de señal](#)
- [Diseño de circuitos integrados analógicos y de radiofrecuencia \\*](#)
- [Medida de circuitos de radiofrecuencia](#)

## **TÍTULO DE EXPERTO EN TECNOLOGÍAS FOTÓNICAS Y SU INTEGRACIÓN (24 ECTS)**

- [Tecnologías Fotónicas \\*](#)
- [Comunicaciones Ópticas Avanzadas](#)
- [Dispositivos semiconductores \\*](#)
- [Caracterización de dispositivos fotónicos](#)
- [Circuitos fotónicos integrados](#)
- [Fotónica de Microondas](#)

## **TÍTULO DE EXPERTO EN FABRICACIÓN Y EVALUACIÓN DE DISPOSITIVOS MICROELECTRÓNICOS (24 ECTS)**

- [Dispositivos semiconductores \\*](#)
- [Uso básico de Sala Limpia y preparación de muestras para dispositivos semiconductores](#)
- [Técnicas de depósito aplicado a la fabricación de dispositivos semiconductores](#)
- [Técnicas de litografía en semiconductores \\*](#)
- [Tecnologías de System in Package](#)
- [Caracterización de materiales y dispositivos semiconductores](#)



### **Diseño VLSI** (*Oct-2024 a Feb-2025*)

- Introducción al diseño VLSI.
- Transistores: su funcionamiento.
- Lógica CMOS.
- Proceso CMOS. Trazados.
- Caracterización del circuito. Simulación con herramientas comerciales.
- Lógica secuencial, temporización y familias lógicas.
- Memorias.
- Visión global del circuito integrado.
- Test de circuitos integrados y diseño para test.
- Flujo de diseño *semi-custom*.

### **Diseño Digital I** (*Oct-2024 a Dic-2025*)

- Modelado RTL eficiente de circuitos combinacionales y secuenciales con VHDL 2008.
- Realización de modelos parametrizables.
- Subrutinas y verificación automática de resultados en bancos de *test* VHDL.
- Metodologías de diseño de sistemas digitales complejos. Diseño jerárquico y diseño digital síncrono. Sincronización entre dominios de reloj.
- Lenguajes de Especificación de Propiedades. PSL en VHDL-2008.
- Verificación con PSL.

### **Diseño Digital II** (*Ene-2025 a Feb-2025*)

- Modelado RTL de circuitos combinacionales y secuenciales con SystemVerilog.
- Aserciones en SystemVerilog.
- Modelado orientado a objetos OOP.
- Agentes. Construcción de bancos de *test*.

### **Diseño de procesadores con arquitectura abierta** (*Mar-2025 a Abr-2025*)

- Conceptos básicos de arquitectura de computadores.
- Características fundamentales del juego de instrucciones RISC-V.
- Implementación de un procesador RISC-V básico.
- Impacto de las técnicas de mejora del procesador sobre su rendimiento.
- Implementación de un procesador RISC-V avanzado.
- Jerarquía de memoria.
- Implementación de memoria(s) caché(s) sobre un procesador RISC-V.
- Extensión del juego de instrucciones RISC-V mediante modificación de su *datapath*.





## **Verificación de circuitos digitales** (May-2025 a Jun-2025)

- Modelado de bancos de test dirigidos con autocomprobación para verificación funcional en VHDL y SystemVerilog.
- Tests estructurados y reutilizables.
- Aleatorización de estímulos.
- Cobertura funcional.
- Aserciones para verificación funcional.
- Introducción a la arquitectura UVM (*Universal Verification Methodology*).

## **Diseño de sistemas en chip basados en HW abierto** (Mar-2025 a Abr-2025)

- Entornos de integración de SoCs basados en procesadores RISC-V.
- Implementación de un SoC básico con un procesador RISC-V e IPs externos.
- Integración de aceleradores *hardware custom* en SoCs con procesadores RISC-V: interfaces estándar MMIO y de extensión del juego de instrucciones.
- Flujos de diseño e implementación de SoCs basados en procesadores RISC-V con herramientas comerciales y/o *open source*.
- Diseño físico de un SoC basado en IPs y procesadores abiertos.
- Evaluación de la calidad del diseño físico.

## **Diseño de sistemas críticos y de aplicación a espacio** (May-2025 a Jun-2025)

- Criterios de fiabilidad y disponibilidad de un sistema electrónico digital.
- Criterios y técnicas de diseño para sistemas electrónicos digitales en entornos críticos.
- Características físicas y requisitos de los chips en entornos con radiación y/o espaciales.
- Evaluación de mecanismos de tolerancia a fallos mediante técnicas de redundancia temporal y/o espacial a nivel microarquitectural en un procesador.
- Hipervisores y otros entornos de virtualización sobre procesadores abiertos
- Despliegue hipervisores sobre sistemas críticos basados en RISC-V.
- Evaluación de SoCs basados en RISC-V mediante criterios de validación y verificación.
- Estándares de cualificación en el dominio aeroespacial.





## **Componentes SW para sistemas embebidos** (May-2025 a Jun-2025)

- *Toolchains* abiertos para procesadores RISC-V.
- Mecanismos de gestión de entrada/salida, temporización y *drivers baremetal*.
- Sistemas operativos y *bootloaders* sobre procesadores abiertos.
- Integración de aceleradores *hardware custom* sobre SoCs RISC-V con Linux.
- Fundamentos de los sistemas operativos de tiempo real (RTOS).
- Despliegue de RTOS abiertos sobre SoCs RISC-V.

## **Arquitecturas digitales para procesamiento de señal**

(Mar-2025 a Abr-2025)

- Técnicas de optimización arquitectural.
- Límite de iteración. Representación DFG (*data flow graph*). Límites de iteración y de bucle. Algoritmos para su cálculo.
- Segmentación y procesamiento paralelo. Segmentación de retemporización. Procesamiento paralelo.
- Retemporización (*retiming*). Segmentación y retemporización. Procesamiento multicanal y técnicas de retemporización.
- Desenrollado (*unfolding*). Desenrollado y paralelismo. Algoritmos de desenrollado y aplicaciones.
- Plegado (*folding*). Transformación de plegado. Minimización de registros y plegado.

## **Diseño de circuitos integrados analógicos y de radiofrecuencia**

(Feb-2025 a Jun-2025)

- Dispositivos MOSFET.
- Bloques básicos analógicos de un circuito integrado.
- Respuesta en frecuencia.
- ADC/DAC.
- Técnicas de trazado.
- Arquitecturas de RF.
- Diseño de componentes pasivos.
- Amplificadores, mezcladores, osciladores.
- Técnicas de medida RF.





### **Medida de circuitos de radiofrecuencia** *(May-2025 a Jun-2025)*

- Técnicas de calibrado del analizador vectorial de redes.
- Caracterización de dispositivos en analizador vectorial de redes.
- Medida de ruido y efectos no lineales en analizador de espectros.

### **Tecnologías Fotónicas** *(Oct-2024 a Feb-2025)*

- Propagación de haces ópticos
- Guías de onda ópticas
- Resonadores
- Dispositivos fotónicos pasivos
- Láseres
- Dispositivos acusto-, magneto-, y electro-ópticos
- Detectores y receptores ópticos

### **Comunicaciones Ópticas Avanzadas** *(Mar-2025 a Abr-2025)*

- Fundamentos de comunicaciones ópticas.
- Sistemas ópticos coherentes.
- Tendencias futuras en comunicaciones ópticas.
- Comunicaciones ópticas en espacio libre.

### **Dispositivos semiconductores** *(Oct-2024 a Feb-2025)*

- Materiales semiconductores
- Estructura electrónica de los semiconductores
- Transporte eléctrico
- Diodos
- El transistor bipolar
- Transistores de efecto campo y estructuras MOS

### **Caracterización de dispositivos fotónicos** *(Mar-2025 a Abr-2025)*

- Caracterización de emisores de luz.
- Caracterización de fotodetectores.
- Caracterización de fibra óptica.
- Caracterización de componentes pasivos.
- Caracterización de amplificadores ópticos.





## **Circuitos fotónicos integrados** *(May-2025 a Jun-2025)*

- Plataformas de integración fotónica: Fotónica de silicio (SiPh y SiN), InP, polímeros, GaAs, LiNbO<sub>3</sub>, Al<sub>2</sub>O<sub>3</sub>, etc. Integración híbrida y heterogénea.
- Plataformas de integración genéricas: bloques básicos, obleas multiproyecto, kits de desarrollo, flujo de diseño, desarrollo fables, etc.
- Técnicas de fabricación de PICs.
- Caracterización y encapsulado de PICs.
- Láseres integrados en PICs.
- Diseño y simulación de bloques básicos para PICs.
- Diseño y simulación de PICs a nivel de sistema.
- Generación de diseños (“layout”) en archivos de capas tipo GDS.

## **Fotónica de Microondas** *(May-2025 a Jun-2025)*

- Elementos de un sistema de fotónica de microondas: láseres, moduladores, fotodetectores, fibras, circuitos integrados fotónicos, etc.
- Enlaces de fotónica de microondas: técnicas y figuras de mérito.
- Funcionalidades: generación de señal, filtrado, desfasado, conformación de haz, conversión ascendente y descendente, conversión analógica digital (ADC), etc.
- Aplicaciones de la fotónica de microondas: Enlaces analógicos en fibra, radio sobre fibra, procesamiento de señal, síntesis fotónica, etc.

## **Uso básico de Sala Limpia y preparación de muestras para dispositivos semiconductores** *(Oct-2024 a Dic-2024)*

- Concepto de sala limpia.
- Estructura y características de una sala limpia (medidas de número de partículas).
- Introducción a sistemas de vacío.
- Prevención de riesgos.
- Limpieza y grabado de estructuras (secos y húmedos).
- Corte de obleas.
- Pulido de superficies.
- Microscopios: óptico y de contraste de fase.
- Perfilómetros: óptico y de contacto.
- Micro-soldadora por ultrasonidos: pisada y bola.





## **Técnicas de depósito aplicado a la fabricación de dispositivos semiconductores** *(Dic-2024 a Feb-2025)*

- Depósito de metales para contactos en dispositivos de semiconductores.
  - Evaporación de metales por efecto Joule.
  - Evaporación de metales mediante haz de electrones (e-beam).
  - Pulverización catódica (sputtering) para depósito de metales.
- Depósito de aislantes (óxidos, nitruros).
  - Pulverización catódica (sputtering) para depósito de dieléctricos.
  - Depósito químico en fase vapor (CVD).
  - Depósito de capas de tamaño atómico (ALD).
  - Oxidación térmica.

## **Técnicas de litografía en semiconductores** *(Mar-2025 a Jul-2025)*

- Introducción a la litografía.
  - Tipos de litografía.
  - Tipos de Resinas.
  - Ataques y gases específicos para los mismos.
- Litografía óptica.
- Litografía por haz de electrones (e-beam lithography, EBL).
- Preparación de máscaras para litografía óptica.
- NanoFrazor Lithography (NFL).
- Software de diseño de máscaras.
- Software de cálculo de dosis basado en simulaciones Montecarlo y diseño de campos de escritura: BEAMER y TRACER.

## **Tecnologías de System in Package** *(Mar-2025 a May-2025)*

- Tecnologías de encapsulado emergentes SiP y SoC
- Ventajas de la Tecnologías SiP
- Retos y limitaciones de las tecnologías SiP
- Componentes de un SiP: circuitos integrados, componentes pasivos, tecnologías de interconexión
- Diseño y fabricación de SiPs (técnicas de diseño, ensamblado y encapsulado)
- Testing y verificación de SiPs





## **Caracterización de materiales y dispositivos semiconductores**

*(May-2025 a Jul-2025)*

- Difracción mediante rayos X (XRD)
- Microscopía electrónica de barrido (SEM)
- Microscopía de Fuerzas Atómicas (AFM)
- Fotoluminiscencia (PL)
- Catodoluminiscencia (CL)
- Espectroscopía Raman

## **Dispositivos MEMS electroacústicos** *(Ene-2025 a Feb-2025)*

- Piezoelectricidad. Tipos de materiales piezoeléctricos
- Dispositivos MEMS basados en materiales piezoeléctricos
- Resonadores electroacústicos: acoplo electromecánico y factor de calidad
- Resonadores SAW y BAW. Técnicas de aislamiento acústico
- Diseño y Modelado de resonadores BAW. Modelo de Mason

## **Diseño, fabricación y caracterización de resonadores MEMS electroacústicos** *(Mar-2025 a Abr-2025)*

- Modelado de resonadores. Modelos de Mason y Butterworth Van Dyke
- Técnicas de aislamiento acústico. Resonadores SMR y air gap
- Técnicas de micromecanizado de superficie y volumen
- Fabricación y caracterización de un resonador BAW de montaje rígido
- Fabricación y caracterización de un resonador SAW

## **Laboratorio de circuitos integrados** *(May-2025 a Jun-2025)*

- Principios de funcionamiento del transistor MOS
- Modelado del proceso de fabricación de un transistor n-MOS
- Tecnologías para la microfabricación de un transistor n-MOS
- Encapsulado y caracterización de un transistor n-MOS





## **Tecnologías de Fabricación de Dispositivos Fotovoltaicos Avanzados** *(Mar-2025 a Jun-2025)*

- Principios de funcionamiento de los dispositivos fotovoltaicos.
- Tipos de células solares y tecnologías básicas de fabricación.
- Dispositivos fotovoltaicos avanzados: células basadas en semiconductores III-V, células multi-unión, tecnologías emergentes.
- Tecnologías de fabricación de dispositivos fotovoltaicos avanzados.
- Tecnologías de caracterización de procesos de fabricación.
- Caracterización de dispositivos fotovoltaicos: curvas I-V, medidas de respuesta espectral.





**POLITÉCNICA**

**indra**



**Financiado por  
la Unión Europea**

NextGenerationEU



**Plan de  
Recuperación,  
Transformación  
y Resiliencia**



**GOBIERNO  
DE ESPAÑA**

**MINISTERIO  
DE TRANSFORMACIÓN DIGITAL  
Y FUNCIÓN PÚBLICA**

**Contacto y más información:**

[comunidad.microelectronica@upm.es](mailto:comunidad.microelectronica@upm.es)

<https://blogs.upm.es/ue-upm/formacion/>